

Jan KWIATKOWSKI
Politechnika Śląska

PROJEKT I WYKONANIE STANOWISKA BADAWCZEGO SENSORA DALEKIEJ PODCZERWIENI

Streszczenie. Artykuł opisuje zagadnienia projektowania i wykonania stanowiska badawczego sensora dalekiej podczerwieni. Zrealizowane rozwiązanie jest oparte o kamerę termowizyjną oraz dedykowaną implementację sprzętową, zrealizowaną w układzie logiki programowalnej w strukturze FPGA (ang. *Field Programmable Gate Array*). Proponowane rozwiązanie ma posłużyć badaniom i rozwojowi istniejących metod w zakresie zdalnej detekcji i lokalizacji punktu trafienia pocisku.

DESIGN AND IMPLEMENTATION OF LABORATORY STAND FOR RESEARCH ON FAR INFRARED SENSOR

Summary. The problem of design and implementation of laboratory stand for research on far infrared sensor is described in the article. The presented solution is based on thermal camera and dedicated System-on-a-Chip solution, implemented into Field Programmable Gate Array (FPGA). The solution is designed for further development of existing methods for contactless measurement and localization of the point hit by a bullet.

1. Wstęp

Tematyka artykułu jest związana z zagadnieniem projektowania i wykonania stanowiska badawczego sensora dalekiej podczerwieni. Celem pośrednim badań, które mają być przeprowadzone z wykorzystaniem stanowiska jest testowanie i prototypowanie urządzenia, pozwalającego na detekcję punktu trafienia pocisku, ze szczególnym uwzględnieniem aspektu ekonomicznego, jakim jest minimalizacja kosztów finalnego rozwiązania. Jedną z propozycji realizacji zadania jest implementacja urządzenia, złożonego z co najmniej jednej kamery termowizyjnej o niewielkiej rozdzielczości. Wiąże się to z ograniczeniem nakładów finansowych na finalny produkt, przy zachowaniu wysokiej precyzji pomiaru. Przeprowadzone prace mają także służyć ewentualnej propozycji algorytmów, pozwalających na udoskonalenie i optymalizację istniejących metod. Dodatkowym wymogiem, stawianym implementacji jest zapewnienie czasu reakcji zbliżonego do czasu rzeczywistego oraz odpowiednią dokładność pomiaru, która maleje wraz z odległością sensora od mierzonego elementu, ze względu na optykę kamery. Dzieje się tak,

ponieważ wraz z odległością od matrycy obszar rejestrowany przez pojedynczy sensor, wchodzący w skład matrycy, rośnie lub maleje, w zależności od kąta widzenia kamery.

Promieniowanie podczerwone jest promieniowaniem elektromagnetycznym, którego długość fali znajduje się w zakresie od 1mm do 780nm. Długości fal w pasmie podczerwieni dzieli się na trzy zakresy [6]: bliską podczerwień (780nm – 2.5 μ m), średnią podczerwień (2,5 μ m – 25 μ m) oraz daleką podczerwień (25 μ m – 1mm). Obiekty o niezerowej temperaturze emitują elektromagnetyczne promieniowanie ciepłe, którego długość fali, w zależności od temperatury obiektu, może znajdować się w pasmie właściwym dla promieniowania podczerwonego. Do detekcji promieniowania z zakresu promieniowania podczerwonego wykorzystuje się sensory, zwane bolometrami lub mikrobolometrami.

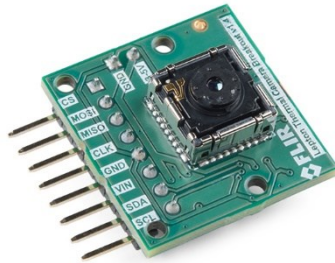
Wykorzystanie wielu mikrobololometrów, rozmieszczonych równomiernie na płaszczyźnie, pozwala na szczegółowe obrazowanie otoczenia w pasmie podczerwieni. Powstała w ten sposób matryca mikrobolometryczna stanowi bazowy element kamer termowizyjnych, wykorzystywanych w obrazowaniu radiacji podczerwonej, w zakresie średniej lub dalekiej podczerwieni. Uzyskany w ten sposób obraz pozwala na detekcję temperatury obiektów w otoczeniu, natomiast przy zapewnieniu odpowiedniej częstotliwości próbkowanych obrazów z matrycy, pozwala na analizę zmienności temperatur obserwowanych obiektów.

Ze względu na zagęszczenie danych pomiarowych, możliwych do uzyskania przy pomocy matrycy mikrobolometrycznej, zastosowanie kamery termowizyjnej jest uzasadnionym podejściem w realizacji stanowiska badawczego sensora dalekiej podczerwieni. Zdalny pomiar, niewymagający istnienia sieci sensorów wkomponowanych w tarcze na strzelnicy, pozwala na detekcję punktu trafienia pocisku bez konieczności narażania urządzenia pomiarowego na uszkodzenia. Zaleta ta dotyczy w szczególności strzelnic, w których wykorzystywana jest broń o wysokiej energii wystrzału pocisku. Zasada działania zaproponowanego systemu sensorycznego opiera się o detekcję skoku temperatury na tłumiku rykoszetów lub tarczy, który jest spowodowany rozproszeniem energii przelatującego przezeń pocisku w energię cieplną. Dzięki odpowiednio wysokiej częstotliwości akwizycji danych pomiarowych, możliwe jest wykrywanie nawet serii strzałów w pojedynczy punkt. Dzieje się tak dlatego, że każdy z pocisków posiada zbliżoną energię w momencie trafienia, co, w przypadku niewielkiego odstępu czasu pomiędzy kolejnymi trafieniami w cel, powoduje skokowy przyrost temperatury punktu, o względnie równe wartości.

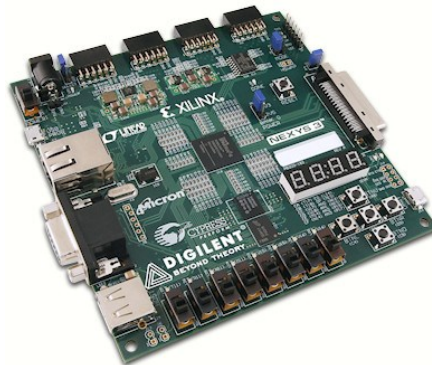
2. Projekt stanowiska badawczego

Do realizacji stanowiska wykorzystane zostały urządzenia, udostępnione przez Politechnikę Śląską w Gliwicach. Składowymi elementami stanowiska są: układ FPGA (ang. *Field Programmable Gate Array*) Digilent Nexys 3 (rys. 2) [8], kamera termowizyjna Flir Lepton (rysunek 1) [9], komputer oraz dedykowane oprogramowanie. Dane z mikrobolometrów, wchodzących w skład matrycy kamery, są odczytywane poprzez interfejs VoSPI (ang. *Video over Serial Peripheral Interface*) [11] z kamery, a następnie przetwarzane i gromadzone wewnątrz układu FPGA. Równoległe z operacją odbioru danych z kamery realizowane jest przesyłanie

zgromadzonych danych do komputera, za pomocą interfejsu Ethernet. Dane są odbierane przy pomocy komputera, a następnie gromadzone w pamięci nieulotnej komputera, a także wyświetlane w formie graficznej. Umożliwia to dalszą obróbkę danych pomiarowych.



Rys. 1. Kamera termowizyjna niskiej rozdzielczości firmy FLIR



Rys. 2. Platforma Nexys 3 firmy Digilent Inc., zawierająca układ FPGA Xilinx Spartan-6

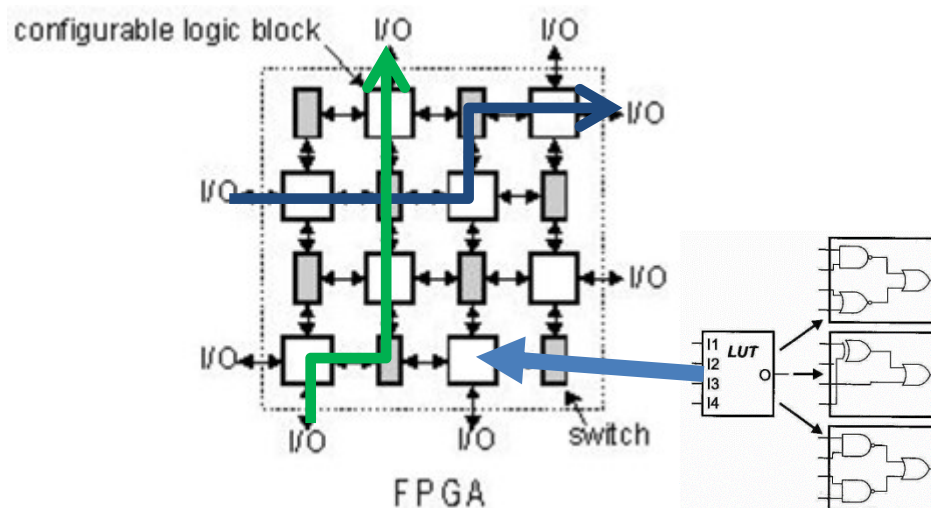
Aby uzyskać dane pomiarowe z kamery, należało wykorzystać pośrednią jednostkę obliczeniową, której zadanie obejmuje obsługę interfejsów komunikacyjnych kamery (CCI, SPI) oraz interfejsu komunikacyjnego MII, do obsługi komunikacji z interfejsem fizycznym, realizującym komunikację poprzez sieć Ethernet, a także kontrolera interfejsu VGA. Znane są rozwiązania [5, 13], w których do tego celu wykorzystano komputer jednopłytkowy (ang. *Single Board PC*) Raspberry PI, kamera jest także kompatybilna z zestawem deweloperskim STM32 Nucleo. Jednakowoż, jednym z wymagań implementacji jest możliwość rozszerzenia działania implementacji na obsługę kilku kamer jednocześnie, co oznacza konieczność zastosowania kilku wspomnianych płyt. Stawia to w korzystnym świetle kolejną propozycję, którą jest wybór układu FPGA Xilinx Spartan-6 [10], będącego częścią zestawu deweloperskiego Digilent Nexys 3 (rys. 2). Ilość wejść pozwala na jednoczesną obsługę czterech kamer, natomiast możliwości układu FPGA pozwalają na implementację sprzętową czterech niezależnych sterowników kamer, działających w sposób równoległy.

Układy FPGA (ang. *Field Programmable Gate Array*) stanowią jedną z rodzin układów logiki programowalnej (ang. *Programmable Logic Device, PLD*). Cechą układów PLD jest możliwość konfiguracji, a w najnowocześniejszych z nich także

rekonfiguracji wewnętrznej struktury logicznej układu scalonego. Układ logiki programowalnej z rodziny FPGA jest zbudowany z wielu konfigurowalnych bloków logicznych (ang. *Configurable Logic Block*), z których każdy może realizować proste funkcje logiczne. Opis funkcji logicznej, realizowanej przez blok, jest determinowany implementacją sprzętową, określaną przez kod, napisany w języku opisu sprzętu (ang. *Hardware Description Language*, HDL). Do realizacji funkcji logicznej wykorzystywane są tablice przeszukań (Ang. *Look-Up Table*, LUT), które zawierają wszystkie odpowiedzi na wszystkie możliwe kombinacje wejść. Bloki CLB są połączone ze sobą poprzez dedykowaną sieć magistral, sterowanych układami przełączającymi. Całość konfiguracji układów przełączających i bloków CLB jest przechowywana w dedykowanej pamięci RAM (ang. *Random-Access Memory*).

Ze względu na strukturę układu FPGA i bloków CLB, które mogą być taktowane dowolnym wejściem, układy FPGA pozwalają na uzyskanie pełnej asynchroniczności i pozwalają na sprzętową akcelerację wielu algorytmów i tworzenie systemów wbudowanych (ang. *SoC*, *System on a Chip*), ze względu na możliwość implementacji niezależnych ścieżek sygnałowych, a tym samym przetwarzanie danych w sposób równoległy, a także implementację potoków (ang. *pipeline*) (rys. 3).

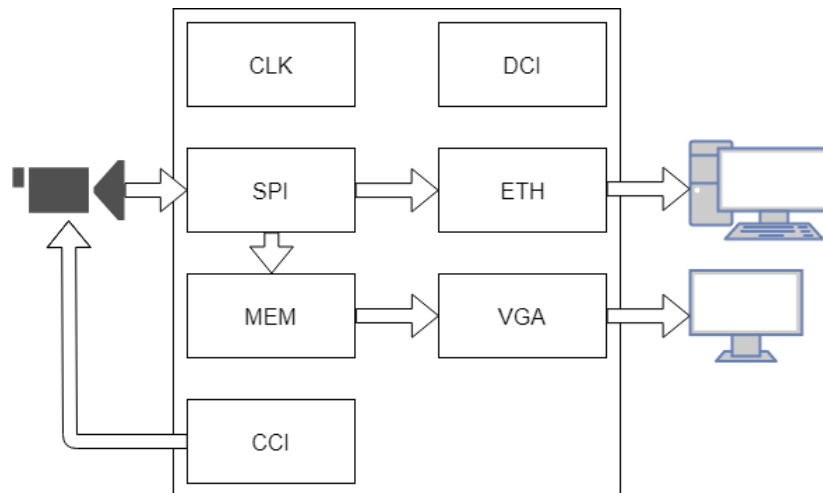
Zastosowana kamera termowizyjna, pełniąca rolę sensora podczerwieni, jest obsługiwana za pomocą systemu, wbudowanego w układ logiki programowalnej w strukturze FPGA. Jego zadaniem jest konfiguracja kamery, odbiór danych i przekazywanie ich do komputera, umożliwiającego przechowywanie i obróbkę danych pomiarowych. Ze względu na strukturę układów FPGA wszystkie komponenty systemu wbudowanego działają równoległe względem siebie. Umożliwia to powielanie architektury sprzętowej i uzyskanie znacznej miniaturyzacji całości rozwiązania, poprzez zredukowanie liczby potrzebnych podzespołów do pojedynczego układu scalonego.



Rys. 3. Schemat poglądowy budowy układu logiki programowalnej w strukturze FPGA, wraz z wizualizacją przykładowych realizacji tablicy LUT w bloku CLB [7]

Zaimplementowana architektura sterownika obejmuje szereg modułów, odpowiedzialnych za realizację poszczególnych funkcjonalności. Każdy

z komponentów działa równolegle względem pozostałych, a także może być powielony w układzie, jeżeli zaistniałaby taka potrzeba. W szczególności dotyczy to sytuacji, gdy układ FPGA zostanie wykorzystany do symultanicznej akwizycji obrazu z wielu sensorów, co może zostać uzyskane przez powielenie modułu SPI, bądź rozszerzenie magistrali SPI o dodatkowe piny Chip Select, pozwalające na odpytywanie wybranego z wielu urządzeń peryferyjnych.

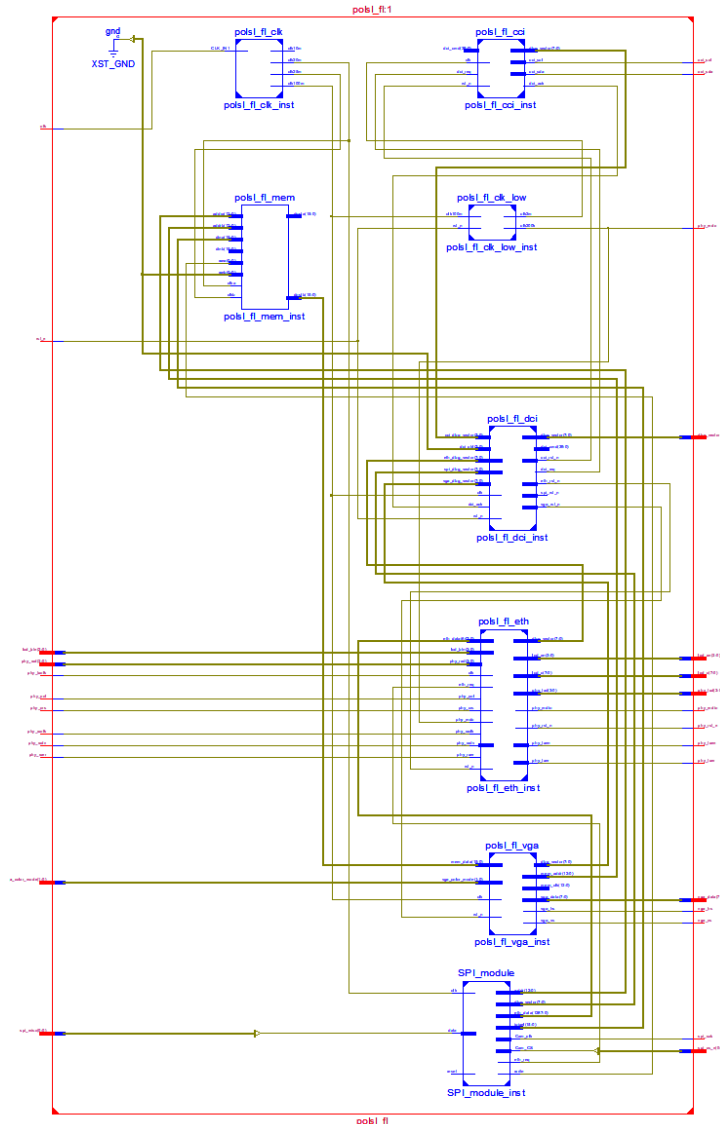


Rys. 4. Architektura implementacji sprzętowej zrealizowanej w układzie FPGA

Architektura implementacji sprzętowej została przedstawiona pogłębienie na rysunku 4 oraz szczegółowo, z uwzględnieniem interfejsów komunikacyjnych zewnętrznych i wewnętrznych, na rysunku 5. Wśród zaimplementowanych, na potrzeby sterownika matrycy mikrobolometrycznej, komponentów systemu można wymienić:

- CLK (ang. CLoCKing) – zestaw dwóch preskalerów zegara systemu (100MHz). Ze względu na fakt, że cały układ posiada jedno źródło sygnału zegarowego, w systemie nie ma zagrożenia utraty poprawności danych przekazywanych pomiędzy domenami zegarowymi (ang. Clock Domain Crossing, CDC) [2].
- DCI (ang. Driver Controller Interface) – komponent odpowiedzialny za uruchamianie i sprawowanie kontroli nad implementacją. Do jego zadań należy gromadzenie informacji diagnostycznych z pozostałych komponentów oraz sterowanie sekwencją uruchomienia systemu.
- CCI (ang. Camera Control Interface) – kontroler dwuprzewodowego interfejsu CCI, który jest analogiczny z interfejsem i2c czy SCCB. Interfejsy tego typu są często wykorzystywane przez producentów kamer jako środek do ich konfiguracji i parametryzacji.
- SPI (ang. Serial Peripheral Interface) – kontroler interfejsu VoSPI (ang. Video over Serial Peripheral Interface), który jest szczególnym przypadkiem zastosowania interfejsu SPI [3]. Pozwala na odbiór danych z kamery termowizyjnej, zgodnie ze specyfikacją [4].
- ETH – uproszczony kontroler MAC (ang. Media Access Control) [12], służący do komunikacji i konfiguracji transceivera sygnałów logicznych na różnicowe sygnały interfejsu Ethernet (PHY). Komunikacja MAC-PHY jest realizowana za pośrednictwem interfejsu MII (ang. Media Independent Interface). Dodatkowo,

komponent jest odpowiedzialny za formowanie ramki Ethernet II, włączając w to wyliczanie sumy kontrolnej CRC32 (ang. Cyclic Redundancy Check), której poprawna wartość determinuje poprawność transmisji. W transmisji wykorzystywany jest protokół UDP. Pole danych ramki zawiera kolejne linie klatki wideo.



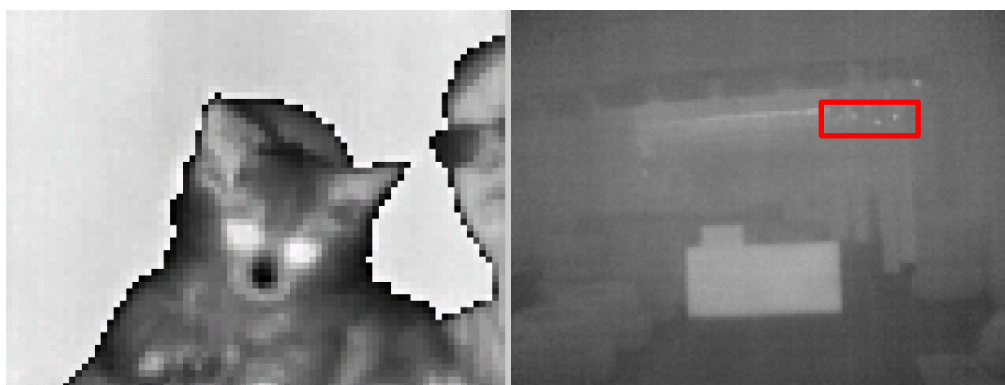
Rys. 5. Pełny schemat architektury implementacji sprzętowej wraz z magistralami połączeń pomiędzy komponentami systemu wbudowanego

- VGA – kontroler interfejsu VGA (ang. Video Graphics Array). Komponent odpowiedzialny za formowanie i przesyłanie danych za pomocą złącza VGA, co umożliwia wyświetlanie danych obrazowych bezpośrednio na monitorze lub innym odbiorniku obsługującym ten standard.
- MEM – pamięć RAM, której zadaniem jest przechowywanie pojedynczej klatki obrazu z kamery. Pamięć jest zaimplementowana z wykorzystaniem dedykowanych bloków BlockRAM [1], wbudowanych w układ FPGA. Obsługa pamięci odbywa się poprzez dedykowane dwa interfejsy równoległe (zapis i odczyt). Interfejsy pozwalają na równoczesny zapis i odczyt danych. Dane należy

przechowywać ze względu na kontroler interfejsu VGA, dla którego czasy odczytu i zapisu danych różnią się względem interfejsu VoSPI, ponieważ czas wysyłania danych należy dostosować do specyfikacji VGA. Dane nie muszą być tymczasowo przechowywane na potrzeby komponentu ETH, ponieważ po odczycie jednej linii są one natychmiast wysyłane. Jednakowoż, w dalszych etapach rozwoju implementacji planowane jest dodanie komponentu przetwarzającego wstępnie dane z kamery, co dodatkowo uzasadnia zapotrzebowanie na dedykowaną pamięć.

3. Testy rozwiązania

Na rysunku 6 przedstawiono przykładowe ujęcia, uzyskane przy pomocy kamery termowizyjnej niskiej rozdzielczości, uzyskane przy pomocy stworzonej na potrzeby realizacji zadania infrastruktury sprzętowo-programowej, obejmującej stanowisko badawcze sensora dalekiej podczerwieni.



Rys. 6. Przykładowe ujęcia wykonane przy pomocy zrealizowanej infrastruktury sprzętowo programowej. (Prostokątem zaznaczono punkty trafienia pocisków, widoczne w prawym termogramie)

4. Podsumowanie

Wynikiem przeprowadzonych prac jest implementacja stanowiska badawczego sensora dalekiej podczerwieni, obejmującego niskorozdzielczą kamerę termowizyjną, a także implementację sprzętową, zrealizowaną w układzie FPGA, którego zadaniem jest strumieniowanie danych z kamery. W dalszych etapach prac planowane jest stworzenie zespołu takich sensorów, z których dane będą strumieniowane równolegle do układu FPGA, którego zadaniem będzie wyznaczenie punktu trafienia w przestrzeni obrazowej, skalibrowanej z segmentem tłumika rykoszetów. Zastosowanie większej ilości kamer termowizyjnych pozwoli na niskobudżetowe zwiększenie badanego obszaru tłumika rykoszetów, co pozwoli zachować precyzję pomiarów, malejącą wraz z odległością kamery od tłumika. Przeprowadzone prace oraz uzyskany efekt stanowią ważny etap podczas rozwoju rozwiązania, a także stanowią podwaliny do realizacji dalszych prac i rozwoju implementacji sprzętowej o komponenty przetwarzające obraz i realizujące odczyt danych z wielu kamer termowizyjnych o niskiej rozdzielczości.

Praca została sfinansowana przez Narodowe Centrum Badań i Rozwoju w ramach projektu nr DOB-BIO/6/11/90/2014 "Wirtualny symulator działań ochronnych Biura Ochrony Rządu".

LITERATURA

1. Brelet, J. L.: Using block RAM for high performance read/write CAMs. Xilinx Inc., Application Notes, 2000, p. 204.
2. Cummings, C. E.: Clock domain crossing (cdc) design & verification techniques using systemverilog. SNUG-2008, Boston, 2008.
3. Davis, P. G., Huynh, Q. B., Peck Jr, J. C.: U.S. Patent No. 8,589,717. Washington, DC: U.S. Patent and Trademark Office, 2013.
4. FLIR Systems Inc.: FLIR LEPTON® 3 Long Wave Infrared (LWIR) Datasheet.
5. FLIR Systems Inc., Quick start guide: Lepton and Raspberry Pi, dostęp w Internecie: <https://lepton.flir.com/getting-started/lepton-quick-start-raspberry-pi/>, dostęp: marzec 2018.
6. Kruse, P. W.: Uncooled thermal imaging: arrays, systems, and applications (Vol. 2003). Bellingham, WA: SPIE press, 2001.
7. Kwiatkowski, J., Sobel, D., Ryt, A., Domżał, M., Jędrasiak, K., Nawrat, A.: Real time dense motion estimation using FPGA based omnidirectional video acquisition device. In Innovative Simulation Systems, 2016, Springer, Cham, p. 87-108.
8. Oficjalna strona internetowa firmy Digilent, dostęp w Internecie: <https://www.digilentinc.com/>, dostęp: marzec 2018.
9. Oficjalna strona internetowa firmy FLIR, dostęp w Internecie: <https://www.flir.com/>, dostęp: marzec 2018.
10. Oficjalna strona internetowa firmy Xilinx, dostęp w Internecie: <https://www.xilinx.com/>, dostęp: marzec 2018.
11. Sieh W., Fagerburg P., Video over SPI (VoSPI) Implementaion Specification, dostęp w Internecie: <https://ctl-commerce.com/>, dostęp: marzec 2018.
12. Zheng, J., & Mouftah, H. T.: Media Access Control for Ethernet passive optical networks: an overview. IEEE Communications Magazine, 43(2), 2005, p. 145-150.
13. Zonca, E.: Simple thermal imager with a lepton module, dostęp w Internecie: <https://hackaday.com/2014/11/24/simple-thermal-imager-with-a-lepton-module/>, dostęp: marzec 2018.